

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

09. 8. 2004

REC'D 30 SEP 2004

WIPO

PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   7 月 2 3 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 2 7 8 5 6 7  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 2 7 8 5 6 7 ]

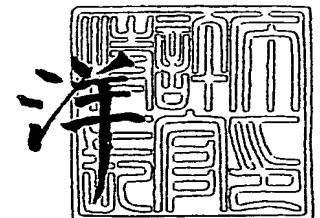
出   願   人            浜 松 ホ ト ニ ク ス 株 式 有 限 公 司  
Applicant(s):

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   9 月 1 6 日

特許庁長官  
Commissioner,  
Japan Patent Office

小 川



【書類名】 特許願  
【整理番号】 2003-0189  
【提出日】 平成15年 7月23日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 27/14  
【発明者】  
    【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1      浜松ホトニクス株式会  
社内  
    【氏名】 柴山 勝己  
【特許出願人】  
    【識別番号】 000236436  
    【氏名又は名称】 浜松ホトニクス株式会社  
【代理人】  
    【識別番号】 100088155  
    【弁理士】  
    【氏名又は名称】 長谷川 芳樹  
【選任した代理人】  
    【識別番号】 100092657  
    【弁理士】  
    【氏名又は名称】 寺崎 史朗  
【選任した代理人】  
    【識別番号】 100124291  
    【弁理士】  
    【氏名又は名称】 石田 悟  
【手数料の表示】  
    【予納台帳番号】 014708  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

第 1 導電型をもつ半導体基板と、

前記半導体基板の第 1 面側における表層に設けられ、第 2 導電型をもつ不純物半導体領域と、

前記半導体基板の第 2 面における前記不純物半導体領域に対向する領域に形成され、被検出光が入射する凹部と、

前記第 2 面上に設けられ、前記被検出光を透過させる樹脂からなる被覆層と、を備え、

前記被覆層は、前記第 2 面の前記凹部上に設けられた部分が、前記凹部の外縁部上に設けられた部分に対して窪んでいることを特徴とする裏面入射型光検出素子。

**【請求項 2】**

前記半導体基板の前記第 1 面上に設けられ、前記半導体基板を支持する支持膜を備えることを特徴とする請求項 1 に記載の裏面入射型光検出素子。

**【請求項 3】**

前記支持膜を貫通するとともに、一端が前記不純物半導体領域と電氣的に接続された充填電極を備えることを特徴とする請求項 2 に記載の裏面入射型光検出素子。

**【請求項 4】**

前記半導体基板の側面全体に、前記第 1 導電型の不純物が高濃度に添加された高濃度不純物半導体領域が露出していることを特徴とする請求項 1～3 のいずれか一項に記載の裏面入射型光検出素子。

**【請求項 5】**

前記半導体基板の前記第 2 面側における表層のうち、前記凹部の底面部分に、前記第 1 導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることを特徴とする請求項 1～4 のいずれか一項に記載の裏面入射型光検出素子。

**【請求項 6】**

前記半導体基板の前記外縁部の前記第 2 面側における表層に、前記第 1 導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることを特徴とする請求項 1～5 のいずれか一項に記載の裏面入射型光検出素子。

【書類名】明細書

【発明の名称】裏面入射型光検出素子

【技術分野】

【0001】

本発明は、裏面入射型光検出素子に関するものである。

【背景技術】

【0002】

図13に示す従来の裏面入射型ホトダイオード100においては、N型シリコン基板101の表面側の表層にP<sup>+</sup>型高濃度不純物半導体領域102及びN<sup>+</sup>型高濃度不純物半導体領域103が形成されている。P<sup>+</sup>型高濃度不純物半導体領域102及びN<sup>+</sup>型高濃度不純物半導体領域103には、それぞれアノード電極104及びカソード電極105が接続されている。両電極104、105上には、半田からなるバンプ電極106が形成されている。また、N型シリコン基板101は、P<sup>+</sup>型高濃度不純物半導体領域102に対応する部分が裏面側から薄板化されている。この薄板化された部分が被検出光の入射部となる。

【0003】

裏面入射型ホトダイオード100は、図13に示すように、フリップチップボンディングによりセラミックパッケージ107に実装される。すなわち、裏面入射型ホトダイオード100のバンプ電極106が、セラミックパッケージ107の底面配線108上に設けられた半田パッド109と接続されている。底面配線108は、ワイヤボンディングで出力端子ピン110に電氣的に接続されている。また、セラミックパッケージ107の表面には、窓枠111がろう材112でシーム溶接されている。窓枠111には、裏面入射型ホトダイオード100の薄板化された部分に対応する位置に開口が形成されており、この開口部分に被検出光を透過させるコパールガラス等の透明窓材113が設けられている。

【特許文献1】特開平9-219421号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

裏面入射型ホトダイオードにおいては、セラミックパッケージを用いる上記構成では、そのパッケージが大きくなってしまいうという問題がある。

【0005】

一方、特許文献1には、半導体電子部品に対するCSP（チップサイズパッケージ）技術が開示されている。この技術においては、半導体電子部品が作りこまれたウエハの両面を樹脂等の有機材料により封止するとともに、ウエハの一面側に設けられた有機材料にフォトリソグラフィにより開口を形成し、その開口に電極を形成している。

【0006】

しかしながら、上記のCSP技術を裏面入射型ホトダイオードに適用して、そのパッケージを小さくしようとすると、以下の問題を生じる。すなわち、裏面入射型ホトダイオードは、被検出光の入射部となる部分が薄板化されているため、機械的強度が弱い。そのため、裏面入射型ホトダイオードのアセンブリには、角錐コレットではなく、平コレットが用いられる。例えば、ホトダイオードの表面側に設けられたバンプ電極等を加熱、加圧する際には、平コレットにより裏面を吸着面として裏面入射型ホトダイオードを吸着しつつ、ヒータブロックから熱と圧力が加えられる。

【0007】

裏面が樹脂で封止された裏面入射型ホトダイオードに対して平コレットを用いる場合、コレットとの接触により樹脂が損傷を受けてしまう。裏面入射型ホトダイオードの薄板化された部分（すなわち被検出光の入射部）の樹脂がこのような損傷を受けた場合、その傷により被検出光が散乱を受けてしまうという問題がある。そして、被検出光が散乱を受けることは、裏面入射型ホトダイオードの感度低下にもつながってしまう。

【0008】

本発明は、上記課題を解決するためになされたものであり、パッケージを十分に小さく

でき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明による裏面入射型光検出素子は、第1導電型をもつ半導体基板と、半導体基板の第1面側における表層に設けられ、第2導電型をもつ不純物半導体領域と、半導体基板の第2面における不純物半導体領域に対向する領域に形成され、被検出光が入射する凹部と、第2面上に設けられ、被検出光を透過させる樹脂からなる被覆層と、を備え、被覆層は、第2面の凹部上に設けられた部分が、凹部の外縁部上に設けられた部分に対して窪んでいることを特徴とする。

【0010】

この裏面入射型光検出素子においては、被覆層が設けられていることにより、裏面入射型光検出素子の機械的強度が向上する。機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、チップサイズの裏面入射型光検出素子を得ることができる。これにより、パッケージが十分に小さい裏面入射型光検出素子が実現される。また、被覆層は、被検出光を透過させる樹脂からなるため、裏面入射型光検出素子の機械的強度を向上させるだけでなく、被検出光に対する透過窓材としても機能することができる。

【0011】

さらに、被覆層は、凹部上に設けられた部分が、凹部の外縁部上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部上に設けられた被覆層の表面は、平コレットと接触しない。これにより、被覆層表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。

【0012】

本発明による裏面入射型光検出素子は、半導体基板の第1面上に設けられ、半導体基板を支持する支持膜を備えることが好適である。この場合、裏面入射型光検出素子の機械的強度が一層向上する。

【0013】

さらに、支持膜を貫通するとともに、一端が不純物半導体領域と電気的に接続された充填電極を備えることが好適である。この場合、検出信号を裏面入射型光検出素子の外部に容易に取り出すことができる。

【0014】

半導体基板の側面全体に、第1導電型の不純物が高濃度に添加された高濃度不純物半導体領域が露出していることが好適である。この場合、半導体基板の側面がダイシング等によりダメージを受けている場合であっても、半導体基板の側面付近で発生した不要キャリアを高濃度不純物半導体領域によりトラップすることができ、それゆえ暗電流や雑音を抑えることができる。

【0015】

半導体基板の第2面側における表層のうち、凹部の底面部分に、第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることが好適である。この高濃度不純物層は、アキュムレーション層として機能する。これにより、被検出光の入射により発生したキャリアが半導体基板の第1面側へと進みやすくなるため、裏面入射型光検出素子の感度が向上する。

【0016】

半導体基板の外縁部の第2面側における表層に、第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることが好適である。この場合、外縁部の第2面側における表面付近に結晶欠陥が生じている場合であっても、結晶欠陥に起因して発生する暗電流やノイズを高濃度不純物層により抑制することができる。

【発明の効果】

【0017】

本発明によれば、パッケージを十分に小さくでき、且つ被検出光の散乱を抑制すること

ができる裏面入射型光検出素子の実現される。

【発明を実施するための最良の形態】

【0018】

以下、図面とともに本発明による裏面入射型光検出素子の好適な実施形態について詳細に説明する。なお、図面の説明においては同一要素には同一符号を付し、重複する説明を省略する。また、図面の寸法比率は、説明のものと必ずしも一致していない。

【0019】

図1は、本発明による裏面入射型光検出素子の第1実施形態を示す断面図である。裏面入射型ホトダイオード1は、裏面側から被検出光を入射し、被検出光の入射によりキャリアを生成し、生成したキャリアを検出信号として表面側から出力するものである。裏面入射型ホトダイオード1は、N型半導体基板10、P<sup>+</sup>型不純物半導体領域11、凹部12、及び被覆層13を備えている。N型半導体基板10としては、例えば、リン等のN型不純物が添加されたシリコン基板を用いることができる。N型半導体基板10の不純物濃度は、例えば $10^{12} \sim 10^{15} / \text{cm}^3$ である。また、N型半導体基板10の厚さ $t_1$ は、例えば $200 \sim 500 \mu\text{m}$ である。

【0020】

N型半導体基板10の表面（第1面）S1側における表層の一部には、P<sup>+</sup>型不純物半導体領域11が形成されている。P<sup>+</sup>型不純物半導体領域11は、ボロン等のP型不純物が添加されており、N型半導体基板10とpn接合を構成している。P<sup>+</sup>型不純物半導体領域11の不純物濃度は、例えば $10^{15} \sim 10^{20} / \text{cm}^3$ である。また、P<sup>+</sup>型不純物半導体領域11の深さは、例えば $0.1 \sim 20 \mu\text{m}$ である。

【0021】

N型半導体基板10の裏面（第2面）S2におけるP<sup>+</sup>型不純物半導体領域11に対向する領域には、凹部12が形成されている。凹部12は、被検出光の入射部となる。凹部12は、裏面S2から表面S1に向かって幅が次第に狭くなる形状をしている。具体的には、凹部12の形状は、例えば裏面S2から表面S1に向かって幅が次第に狭くなる四角錐状又はテーパ状とすることができる。凹部12の深さは、例えば $2 \sim 400 \mu\text{m}$ である。また、凹部12が形成されることにより、N型半導体基板10のうち凹部底面S3及びP<sup>+</sup>型不純物半導体領域11で挟まれた領域は、裏面S2側からの被検出光の入射により発生したキャリアが表面S1側表層に設けられたP<sup>+</sup>型不純物半導体領域11付近まで達し易くなるように、他の領域よりも薄板化されている。また、この薄板化された領域の厚さは、例えば $10 \sim 200 \mu\text{m}$ である。

【0022】

N型半導体基板10の裏面S2上には、被覆層13が設けられている。被覆層13は、被検出光に対して透明な樹脂、すなわち被検出光の波長に対して十分な透過率をもつ樹脂からなる。このような樹脂として、例えば、エポキシ系、シリコン系、アクリル系若しくはポリイミド系のもの、又はこれらの複合素材からなるものが挙げられる。この被覆層13は、裏面S2を保護する保護層、及び凹部12へと入射する被検出光を透過させる透過窓材として機能する。また、被覆層13は、凹部12上に設けられている部分が、凹部12の外縁部14上に設けられている部分に対して窪んでいる。すなわち、凹部12が形成されている部分に設けられた被覆層13の表面は、凹部12の外縁部14に設けられた被覆層13の表面よりもN型半導体基板10側に入り込んでいる。ここで、外縁部14とは、N型半導体基板10のうち凹部12を側方から包囲している部分を指す。外縁部14上の被覆層13の厚さは、例えば $5 \sim 500 \mu\text{m}$ 、好ましくは $250 \mu\text{m}$ である。

【0023】

また、裏面入射型ホトダイオード1は、N<sup>+</sup>型高濃度不純物層21、N<sup>+</sup>型高濃度不純物半導体領域22、絶縁膜23、24、アノード電極25、及びカソード電極26を備えている。N<sup>+</sup>型高濃度不純物層21は、N型半導体基板10の裏面S2側の表層全体に形成されている。N<sup>+</sup>型高濃度不純物層21は、N型不純物がN型半導体基板10よりも高濃度に添加されている。N<sup>+</sup>型高濃度不純物層21の不純物濃度は、例えば $10^{15} \sim 10^{20}$

$\text{cm}^3$ である。また、 $\text{N}^+$ 型高濃度不純物層 21 の深さは、例えば  $0.1 \sim 20 \mu\text{m}$  である。

#### 【0024】

$\text{N}^+$ 型高濃度不純物半導体領域 22 は、 $\text{N}$ 型半導体基板 10 の表面 S1 側における表層に、 $\text{P}^+$ 型不純物半導体領域 11 と所定の距離を隔てて形成されている。 $\text{N}^+$ 型高濃度不純物半導体領域 22 は、 $\text{N}^+$ 型高濃度不純物層 21 と同様に  $\text{N}$ 型不純物が高濃度に添加されており、後述するカソード電極 26 とのコンタクト層であるとともに、表面 S1 における表面リーク電流を抑制する機能をもつ。 $\text{N}^+$ 型高濃度不純物半導体領域 22 の不純物濃度は、例えば  $10^{15} \sim 10^{20} / \text{cm}^3$  である。また、 $\text{N}^+$ 型高濃度不純物半導体領域 22 の深さは、例えば  $0.1 \sim 30 \mu\text{m}$  である。

#### 【0025】

絶縁膜 23 及び絶縁膜 24 は、それぞれ  $\text{N}$ 型半導体基板 10 の表面 S1 及び裏面 S2 上に形成されている。絶縁膜 23, 24 は、例えば  $\text{SiO}_2$  からなる。絶縁膜 23 の厚さは、例えば  $0.1 \sim 2 \mu\text{m}$  である。一方、絶縁膜 24 の厚さは、例えば  $0.05 \sim 1 \mu\text{m}$  である。また、絶縁膜 23 には、開口（コンタクトホール）23a, 23b が形成されており、一方の開口 23a は  $\text{P}^+$ 型不純物半導体領域 11 の部分に、他方の開口 23b は  $\text{N}^+$ 型高濃度不純物半導体領域 22 の部分に設けられている。

#### 【0026】

絶縁膜 23 上の開口 23a, 23b を含む領域には、それぞれアノード電極 25 及びカソード電極 26 が形成されている。これらの電極 25, 26 の厚さは、例えば  $1 \mu\text{m}$  である。また、これらの電極 25, 26 は、それぞれ開口 23a, 23b を充填するように設けられている。これにより、開口 23a を通してアノード電極 25 が  $\text{P}^+$ 型不純物半導体領域 11 と、開口 23b を通してカソード電極 26 が  $\text{N}^+$ 型高濃度不純物半導体領域 22 とそれぞれ直接に接続されている。アノード電極 25 及びカソード電極 26 としては、例えば A1 が用いられる。

#### 【0027】

さらに、裏面入射型ホットダイオード 1 は、パッシベーション膜 31、支持膜 32、充填電極 33a, 33b、UBM (Under Bump Metal) 34a, 34b、及びバンプ 35a, 35b を備えている。パッシベーション膜 31 は、 $\text{N}$ 型半導体基板 10 の表面 S1 において、絶縁膜 23、アノード電極 25 及びカソード電極 26 を覆うように設けられている。また、パッシベーション膜 31 のうちアノード電極 25 及びカソード電極 26 上に設けられた部分に、後述する充填電極 33a, 33b が充填される貫通孔 31a が形成されている。パッシベーション膜 31 は、例えば  $\text{SiN}$  からなり、 $\text{N}$ 型半導体基板 10 の表面 S1 を保護するものである。パッシベーション膜 31 は、例えばプラズマ CVD 法により形成することができる。また、パッシベーション膜 31 の厚さは、例えば  $1 \mu\text{m}$  である。

#### 【0028】

パッシベーション膜 31 上には、支持膜 32 が形成されている。支持膜 32 は、 $\text{N}$ 型半導体基板 10 を支持するものである。また、支持膜 32 のうちパッシベーション膜 31 の貫通孔 31a に対応する部分に、貫通孔 31a と共に充填電極 33a, 33b が充填される貫通孔 32a が形成されている。支持膜 32 の材料としては、例えば樹脂、或いはプラズマ CVD 等による  $\text{SiO}_2$  を用いることができる。また、支持膜 32 の厚さは、例えば  $2 \sim 100 \mu\text{m}$ 、好ましくは  $50 \mu\text{m}$  である。

#### 【0029】

充填電極 33a, 33b は、貫通孔 31a, 32a に充填されるとともに、一端がそれぞれアノード電極 25 及びカソード電極 26 に接することにより、 $\text{P}^+$ 型不純物半導体領域 11 及び  $\text{N}^+$ 型高濃度不純物半導体領域 22 と電気的に接続されている。また、充填電極 33a, 33b の他端は、ともに支持膜 32 の表面に露出している。すなわち、充填電極 33a, 33b は、パッシベーション膜 31 及び支持膜 32 を貫通して、それぞれアノード電極 25 及びカソード電極 26 から支持膜 32 表面まで延びている。また、充填電極 33a, 33b は、略円柱状をしている。これらの充填電極 33a, 33b は、電極 25

、26と後述するバンプ35a、35bとを電氣的に接続するためのものである。充填電極33a、33bは、例えばCuからなる。また、貫通孔31a、32aの直径は、例えば10~200 $\mu$ m、好ましくは100 $\mu$ mである。

#### 【0030】

充填電極33a、33bの支持膜32表面に露出する部分には、UBM34a、34bが形成されている。UBM34a、34bは、例えばNi及びAuの積層膜からなる。また、UBM34a、34bの厚さは、例えば0.1~5 $\mu$ mである。

#### 【0031】

UBM34a、34bの充填電極33a、33bと反対側の面上には、バンプ35a、35bが形成されている。したがって、バンプ35a、35bは、それぞれアノード電極25及びカソード電極26と電氣的に接続されている。バンプ35a、35bは、UBM34a、34bとの接触面を除いては略球状をしている。バンプ35a、35bとしては、例えば半田、金、Ni-Au、Cu、又は金属フィラーを含む樹脂等を用いることができる。

#### 【0032】

裏面入射型ホトダイオード1の動作について説明する。ここでは、裏面入射型ホトダイオード1に逆バイアス電圧が印加されており、N型半導体基板10には、薄板化された領域に空乏層が生じているものとする。被覆層13を透過して、凹部12からN型半導体基板10に入射した被検出光は、主に薄板化された領域で吸収される。すると、この領域においてキャリア（正孔及び電子）が発生する。発生した正孔及び電子は、逆バイアス電界に従って、それぞれP<sup>+</sup>型不純物半導体領域11及びN<sup>+</sup>型高濃度不純物半導体領域22へと移動する。P<sup>+</sup>型不純物半導体領域11及びN<sup>+</sup>型高濃度不純物半導体領域22に達した正孔及び電子は、充填電極33a、33b及びUBM34a、34bを通してバンプ35a、35bへと移動し、バンプ35a、35bから検出信号として出力される。

#### 【0033】

裏面入射型ホトダイオード1の効果について説明する。裏面入射型ホトダイオード1においては、被覆層13が設けられていることにより、裏面入射型ホトダイオード1の機械的強度が向上している。特に、凹部12上に被覆層13が設けられていることにより、アセンブリ時に裏面入射型ホトダイオード1に圧力や熱を加えても、N型半導体基板10の薄板化された領域の反り、撓み、破損等を防ぐことができる。また、機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、チップサイズの裏面入射型ホトダイオード1を得ることができる。これにより、パッケージが十分に小さい裏面入射型ホトダイオード1が実現されている。また、セラミックパッケージ等が不要であるので、裏面入射型ホトダイオード1の製造コストを低減することができる。以上より、安価で信頼性が高く且つ小型な裏面入射型ホトダイオード1が実現されている。

#### 【0034】

さらに、被覆層13は、凹部12上に設けられた部分が、凹部12の外縁部14上に設けられた部分に対して窪んでいる。したがって、図2に示すように、アセンブリの際に平コレットFCを用いても、凹部12上に設けられた被覆層13の表面は、平コレットFCと接触しない。これにより、被覆層13表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホトダイオード1が実現されている。

#### 【0035】

また、外縁部14上にも被覆層13が設けられていることにより、平コレットFCは外縁部14と直接接触しない。このため、平コレットFCとの接触により外縁部14に結晶欠陥が生じるのを抑制することができ、したがって、結晶欠陥に起因する暗電流やノイズの発生も抑制することができる。

#### 【0036】

また、被覆層13として樹脂を用いているため、被覆層13を所望の形状に加工することが容易となる。



## 【0037】

支持膜32が設けられていることにより、裏面入射型ホトダイオード1の機械的強度が一層向上している。

## 【0038】

充填電極33a, 33bが設けられていることにより、検出信号を電極25, 26から外部に容易に取り出すことができる。なお、充填電極33a, 33bは、貫通孔31a, 32aの側壁に形成され、アノード電極25及びカソード電極26に電氣的に接続されるものであってもよい。

## 【0039】

N型半導体基板10の裏面S2側の表層全体にN<sup>+</sup>型高濃度不純物層21が形成されている。裏面S2表層のうち凹部12の底面S3に設けられたN<sup>+</sup>型高濃度不純物層21は、アキュムレーション層として機能する。これにより、N型半導体基板10で発生したキャリアが底面S3付近で再結合するのを防ぐことができる。このため、より高感度な裏面入射型ホトダイオード1が実現されている。このとき、N<sup>+</sup>型高濃度不純物層21の不純物濃度は、 $10^{15}/\text{cm}^3$ 以上であることが好ましい。この場合、N<sup>+</sup>型高濃度不純物層21は、アキュムレーション層として好適に機能することができる。

## 【0040】

また、N型半導体基板10の外縁部14の裏面S2側における表層に設けられたN<sup>+</sup>型高濃度不純物層21は、外縁部14に結晶欠陥が生じている場合であっても、結晶欠陥に起因して発生する暗電流やノイズを抑制できる。このため、裏面入射型ホトダイオード1によれば、高いSN比で検出信号を得ることができる。このときも、N<sup>+</sup>型高濃度不純物層21の不純物濃度は、 $10^{15}/\text{cm}^3$ 以上であることが好ましい。この場合、N<sup>+</sup>型高濃度不純物層21は、結晶欠陥に起因して発生する暗電流やノイズを十分に抑制することができる。

## 【0041】

図3～図8を参照しつつ、図1に示す裏面入射型ホトダイオード1の製造方法の一例を説明する。まず、表面S1及び裏面S2が(100)面であるN型シリコンウエハからなるN型半導体基板10を準備する。このN型半導体基板10に熱酸化を施すことにより、N型半導体基板10の表面S1にSiO<sub>2</sub>からなる絶縁膜を形成する。また、絶縁膜の所定部分を開口し、開口部からN型半導体基板10にリンをドーピングすることによりN<sup>+</sup>型高濃度不純物半導体領域22を形成する。その後、N型半導体基板10を酸化させて、表面S1に絶縁膜を形成する。また、絶縁膜の所定部分を開口し、開口部からN型半導体基板10にボロンをドーピングすることによりP<sup>+</sup>型不純物半導体領域11を形成する。その後、N型半導体基板10を酸化させて、表面S1に絶縁膜23を形成する(図3(a))。

## 【0042】

次に、N型半導体基板10の裏面S2を研磨して、N型半導体基板10の裏面S2上に、LP-CVDによりSiN<sub>82</sub>を堆積させる(図3(b))。また、凹部12を形成するために、裏面S2上のSiN<sub>82</sub>に開口85を形成する(図4(a))。そして、開口85からKOH等によるエッチングを行うことにより凹部12を形成する(図4(b))。

## 【0043】

次に、SiN<sub>82</sub>を除去した後、凹部12が形成されたN型半導体基板10の裏面S2側に対しイオン注入等を用いてN型不純物をドーピングすることにより、裏面S2側における表層全体にN<sup>+</sup>型高濃度不純物層21を形成する(図5(a))。その後、熱酸化を施すことにより裏面S2側における表層全体に絶縁膜24を形成する(図5(b))。表面S1の絶縁膜23に電極のためのコンタクトホールを形成し、表面S1にアルミニウムを堆積させてから所定のパターニングを施すことにより、アノード電極25及びカソード電極26を形成する(図5(c))。

## 【0044】

次に、アノード電極25及びカソード電極26が形成されたN型半導体基板10の表面

S1上に、SiNからなるパッシベーション膜31をプラズマCVD法により堆積させる。また、パッシベーション膜31におけるバンパ35a、35bに対応する部分に開口31aを形成する(図6(a))。さらに、表面S1上に樹脂からなる厚い支持膜32を形成するとともに、パッシベーション膜31の開口31aに対応する部分に開口32aを形成する。このとき、支持膜32の樹脂としては、例えばエポキシ系、アクリル系、又はポリイミド系のものを用いることができる。或いは、プラズマCVD等によるSiO<sub>2</sub>を用いてもよい。また、支持膜32の開口32aは、例えば樹脂として感光性のものを用いてフォトリソグラフィ法で形成するか、或いはエッチング等によるパターンニングで形成することができる(図6(b))。また、開口31a及び開口32aを充填するように、Cuからなる導電性部材33を堆積させる。これは、例えば、開口31a及び開口32aから露出するアノード電極25及びカソード電極26の表面にCuシード層等をスパッタ等により堆積させた後、そのCuシード層上にメッキによりCu等を堆積させることにより行うことができる(図6(c))。

#### 【0045】

次に、導電性部材33の表面を研磨することにより、支持膜32上に堆積された導電性部材33を除去する。これにより、充填電極33a、33bが形成される(図7(a))。また、裏面S2側の全面を覆う形で樹脂からなる被覆層13をスピンコート又は印刷等により塗布した後、塗布した被覆層13を硬化させる。このとき、被覆層13のうち凹部12上に設けられている部分が窪むようにする(図7(b))。さらに、表面S1上の充填電極33a、33b上にそれぞれNiとAu等の積層膜からなるUBM34a、34bを無電解メッキにより形成する。また、UBM34a、34b上に、半田等からなるバンパ35a、35bを印刷又はボール搭載法等により形成する(図7(c))。

#### 【0046】

最後に、個片化された裏面入射型ホトダイオード1を得るために、ダイシングを行う。ダイシングにおいては、図8(a)に一点鎖線L1で示すように、N型半導体基板10の裏面S2における外縁部14の中央を通るように切断する。以上により、裏面入射型ホトダイオード1を得る(図8(b))。

#### 【0047】

図9は、本発明による裏面入射型光検出素子の第2実施形態を示す断面図である。裏面入射型ホトダイオード2は、半導体基板20、P<sup>+</sup>型不純物半導体領域11、凹部12、及び被覆層13を備えている。

#### 【0048】

半導体基板20の表面S1側における表層の一部には、P<sup>+</sup>型不純物半導体領域11が形成されている。一方、半導体基板20の裏面S2におけるP<sup>+</sup>型不純物半導体領域11に対向する領域には、凹部12が形成されている。また、半導体基板20の裏面S2上には、被覆層13が設けられている。被覆層13は、凹部12上に設けられている部分が、凹部12の外縁部14上に設けられている部分に対して窪んでいる。

#### 【0049】

また、裏面入射型ホトダイオード2は、N<sup>+</sup>型高濃度不純物半導体領域28、絶縁膜23、24、アノード電極25、及びカソード電極26を備えている。N<sup>+</sup>型高濃度不純物半導体領域28は、半導体基板20の側面S4全体に露出するようにして形成されている。また、N<sup>+</sup>型高濃度不純物半導体領域28は、半導体基板20の裏面S2全体にも露出している。したがって、半導体基板20のうち、P<sup>+</sup>型不純物半導体領域11及びN<sup>+</sup>型高濃度不純物半導体領域28の何れも形成されていない部分20aが、半導体基板20の側面S4及び裏面S2側からN<sup>+</sup>型高濃度不純物半導体領域28によって完全に囲まれている。

#### 【0050】

図10(a)～図10(c)を参照しつつ、N<sup>+</sup>型高濃度不純物半導体領域28を形成する方法の一例を示す。まず、半導体基板20を準備する。半導体基板20においては、N<sup>+</sup>型高濃度不純物層41が、表面S1側の一部分を残して裏面S2から拡がっている。

残された表面 S 1 側が、N<sup>+</sup>型高濃度不純物層 4 1 よりも不純物濃度が低い N 型不純物層 4 2 である (図 10 (a))。次に、表面 S 1 側から N 型不純物を高濃度にドーピングさせることにより、N<sup>+</sup>型高濃度不純物半導体領域 4 3 を形成する (図 10 (b))。そして、N 型不純物を熱処理により更に深く拡散させることにより、この N<sup>+</sup>型高濃度不純物半導体領域 4 3 が N<sup>+</sup>型高濃度不純物層 4 1 まで達するようにする (図 10 (c))。以上より、N<sup>+</sup>型高濃度不純物層 4 1 と N<sup>+</sup>型高濃度不純物半導体領域 4 3 とからなる N<sup>+</sup>型高濃度不純物半導体領域 2 8 が形成される。なお、図 10 (c) には、P<sup>+</sup>型不純物半導体領域 1 1 及び凹部 1 2 が形成される領域をそれぞれ破線 L 2, L 3 によって示している。この方法によれば、半導体基板 2 0 の裏面 S 2 側から不純物をドーピングする工程を省略することができるので、N<sup>+</sup>型高濃度不純物半導体領域 2 8 の製造工程が簡略化され、ひいては裏面入射型ホットダイオード 2 全体の製造工程が簡略化される。

#### 【0051】

図 9 に戻って、半導体基板 2 0 の表面 S 1 及び裏面 S 2 には、それぞれ絶縁膜 2 3 及び絶縁膜 2 4 が形成されている。また、絶縁膜 2 3 には、開口 2 3 a, 2 3 b が形成されており、一方の開口 2 3 a は P<sup>+</sup>型不純物半導体領域 1 1 の部分に、他方の開口 2 3 b は N<sup>+</sup>型高濃度不純物半導体領域 2 8 の部分に設けられている。

#### 【0052】

絶縁膜 2 3 上の開口 2 3 a, 2 3 b を含む領域には、それぞれアノード電極 2 5 及びカソード電極 2 6 が形成されている。これらの電極 2 5, 2 6 は、それぞれ開口 2 3 a, 2 3 b を充填するように設けられている。これにより、開口 2 3 a を通してアノード電極 2 5 が P<sup>+</sup>型不純物半導体領域 1 1 と、開口 2 3 b を通してカソード電極 2 6 が N<sup>+</sup>型高濃度不純物半導体領域 2 8 とそれぞれ直接に接続されている。

#### 【0053】

さらに、裏面入射型ホットダイオード 2 は、パッシベーション膜 3 1、支持膜 3 2、充填電極 3 3 a, 3 3 b、UBM 3 4 a, 3 4 b、及びバンプ 3 5 a, 3 5 b を備えている。パッシベーション膜 3 1 は、半導体基板 2 0 の表面 S 1 上において、絶縁膜 2 3、アノード電極 2 5 及びカソード電極 2 6 を覆うように設けられている。パッシベーション膜 3 1 上には、支持膜 3 2 が形成されている。また、充填電極 3 3 a, 3 3 b は、パッシベーション膜 3 1 及び支持膜 3 2 を貫通して、それぞれアノード電極 2 5 及びカソード電極 2 6 から支持膜 3 2 の表面まで延びている。充填電極 3 3 a, 3 3 b の支持膜 3 2 の表面に露出する部分には、UBM 3 4 a, 3 4 b が形成されている。UBM 3 4 a, 3 4 b の充填電極 3 3 a, 3 3 b と反対側の面上には、バンプ 3 5 a, 3 5 b が形成されている。

#### 【0054】

裏面入射型ホットダイオード 2 の効果について説明する。裏面入射型ホットダイオード 2 においては、被覆層 1 3 が設けられていることにより、裏面入射型ホットダイオード 2 の機械的強度が向上している。また、機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、CSP で裏面入射型ホットダイオード 2 を得ることができる。これにより、パッケージが十分に小さい裏面入射型ホットダイオード 2 が実現されている。

#### 【0055】

さらに、被覆層 1 3 は、凹部 1 2 上に設けられた部分が、凹部 1 2 の外縁部 1 4 上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部 1 2 上に設けられた被覆層 1 3 の表面は、平コレットと接触しない。これにより、被覆層 1 3 表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホットダイオード 2 が実現されている。

#### 【0056】

さらに、裏面入射型ホットダイオード 2 においては、N<sup>+</sup>型高濃度不純物半導体領域 2 8 が半導体基板 2 0 の側面 S 4 全体に露出するようにして形成されている。これにより、半導体基板 2 0 の側面 S 4 付近で発生した不要キャリアを N<sup>+</sup>型高濃度不純物半導体領域 2 8 によりトラップすることができ、それゆえ暗電流やノイズを抑制することができる。側面 S 4 は、ダイシングラインに当たるため、ダイシング時に結晶欠陥が生じている可能性

があるが、かかる結晶欠陥に起因して発生する暗電流やノイズもN<sup>+</sup>型高濃度不純物半導体領域28によって抑制することができる。このため、裏面入射型ホトダイオード2によれば、より高いSN比で検出信号を得ることができる。

【0057】

また、半導体基板20の一部分20aが、半導体基板20の側面S4及び裏面S2側からN<sup>+</sup>型高濃度不純物半導体領域28によって完全に囲まれている。これにより、囲まれた部分20aをI層とするPIN構造が実現されている。裏面入射型ホトダイオード2は、このようなPIN構造により、より高い電圧を印加できて、空乏層の幅を広く取ることが可能となり、感度を上げることと同時に容量を下げることで高速応答が可能となる。

【0058】

図11は、本発明による裏面入射型光検出素子の第3実施形態を示す平面図である。裏面入射型ホトダイオードアレイ3は、縦横にそれぞれ8列、全部で64個の裏面入射型ホトダイオードが格子状に配列されて成っている。これらのホトダイオードの配列ピッチは、例えば1mmとされる。図11は、裏面入射型ホトダイオードアレイ3を裏面側から見た様子を示している。各ホトダイオードにおいては、図1の裏面入射型ホトダイオード1と同様に、裏面が被覆層で覆われるとともに、被覆層の所定部分が窪んで形成されている。図11には、被覆層の窪んでいる部分を破線L4で示している。

【0059】

図12は、図11に示す裏面入射型ホトダイオードアレイ3のXII-XII線に沿った断面図である。この断面図においては、図11に示す64個のホトダイオードのうち2個のホトダイオードP1、P2が示されている。図12に示すように、裏面入射型ホトダイオードアレイ3は、N型半導体基板50、P<sup>+</sup>型不純物半導体領域51、凹部52、及び被覆層53を備えている。

【0060】

N型半導体基板50の表面S1側における表層には、P<sup>+</sup>型不純物半導体領域51が複数形成されている。これらのP<sup>+</sup>型不純物半導体領域51は、ホトダイオードP1、P2に対してそれぞれ設けられている。各P<sup>+</sup>型不純物半導体領域51の面積は、例えば0.75×0.75mm<sup>2</sup>である。N型半導体基板50の裏面S2におけるP<sup>+</sup>型不純物半導体領域51に対向する領域には、凹部52が形成されている。ここでは、P<sup>+</sup>型不純物半導体領域51が複数設けられているに伴い、凹部52も複数形成されている。P<sup>+</sup>型不純物半導体領域51及び凹部52は、各ホトダイオードP1、P2に一組ずつ設けられている。また、N型半導体基板50の裏面S2上には、被覆層53が設けられている。被覆層53は、凹部52上に設けられている部分が、凹部52の外縁部54上に設けられている部分に対して窪んでいる。

【0061】

また、裏面入射型ホトダイオードアレイ3は、N<sup>+</sup>型高濃度不純物層61、N<sup>+</sup>型高濃度不純物半導体領域62、絶縁膜63、64、アノード電極65、及びカソード電極66を備えている。N<sup>+</sup>型高濃度不純物層61は、N型半導体基板50の裏面S2側の表層全体に形成されている。N<sup>+</sup>型高濃度不純物半導体領域62は、N型半導体基板50の表面S1側における表層に形成されている。このN<sup>+</sup>型高濃度不純物半導体領域62は、各ホトダイオードを構成するP<sup>+</sup>型不純物半導体領域51を取り囲むように設けられることが望ましい。

【0062】

N型半導体基板50の表面S1及び裏面S2上には、それぞれ絶縁膜63及び絶縁膜64が形成されている。絶縁膜63には、開口63a、63bが形成されており、一方の開口63aはP<sup>+</sup>型不純物半導体領域51の部分に、他方の開口63bはN<sup>+</sup>型高濃度不純物半導体領域62の部分に設けられている。

【0063】

絶縁膜63上の開口63a、63bを含む領域には、それぞれアノード電極65及びカ

ソード電極 66 が形成されている。アノード電極 65 及びカソード電極 66 は、各ホットダイオード P1, P2 に 1 組ずつ設けられている。また、これらの電極 65, 66 は、それぞれ開口 63a, 63b を充填するように設けられている。これにより、開口 63a を通してアノード電極 65 が P<sup>+</sup> 型不純物半導体領域 51 と、開口 63b を通してカソード電極 66 が N<sup>+</sup> 型高濃度不純物半導体領域 62 とそれぞれ直接に接続されている。

#### 【0064】

さらに、裏面入射型ホットダイオードアレイ 3 は、パッシベーション膜 71、支持膜 72、充填電極 73a, 73b、UBM 74a, 74b、及びバンプ 75a, 75b を備えている。パッシベーション膜 71 は、N 型半導体基板 50 の表面 S1 上において、絶縁膜 63、アノード電極 65 及びカソード電極 66 を覆うように設けられている。パッシベーション膜 71 上には、支持膜 72 が形成されている。また、充填電極 73a, 73b は、パッシベーション膜 71 及び支持膜 72 を貫通して、それぞれアノード電極 65 及びカソード電極 66 から支持膜 72 表面まで延びている。充填電極 73a, 73b の支持膜 72 表面に露出する部分には、UBM 74a, 74b が形成されている。UBM 74a, 74b の充填電極 73a, 73b と反対側の面上には、バンプ 75a, 75b が形成されている。

#### 【0065】

裏面入射型ホットダイオードアレイ 3 の効果について説明する。裏面入射型ホットダイオードアレイ 3 においては、被覆層 53 が設けられていることにより、裏面入射型ホットダイオードアレイ 3 の機械的強度が向上している。また、機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、CSP で裏面入射型ホットダイオードアレイ 3 を得ることができる。これにより、パッケージが十分に小さい裏面入射型ホットダイオードアレイ 3 が実現されている。

#### 【0066】

さらに、被覆層 53 は、凹部 52 上に設けられた部分が、凹部 52 の外縁部 54 上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部 52 上に設けられた被覆層 53 の表面は、平コレットと接触しない。これにより、被覆層 53 表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホットダイオードアレイ 3 が実現されている。

#### 【0067】

さらに、N 型半導体基板 50 の表面 S1 側の表層における複数の領域に P<sup>+</sup> 型不純物半導体領域 51 が形成されるとともに、裏面 S2 におけるそれぞれの P<sup>+</sup> 型不純物半導体領域 51 に対向する領域に凹部 52 が形成されることにより、複数のホットダイオードが構成されている。このため、裏面入射型ホットダイオードアレイ 3 は、各ホットダイオードが 1 画素に対応するイメージセンサ等に好適に用いることができる。

#### 【0068】

本発明による裏面入射型光検出素子は、上記実施形態に限定されるものではなく、様々な変形が可能である。例えば、図 1 の裏面入射型ホットダイオード 1 において、N 型半導体基板 10 の代わりに P 型半導体基板を用いてもよい。この場合には、不純物半導体領域 11 は N 型、高濃度不純物層 21 及び高濃度不純物半導体領域 22 は P 型の導電型をもつようにする。

#### 【0069】

また、図 6 (c) において、Cu からなる導電性部材 33 を堆積させる例を示したが、Cu の代わりに Ni を用い、開口 31a 及び開口 32a から露出するアノード電極 25 及びカソード電極 26 の表面に直接、Ni の無電解メッキを施してもよい。この場合、図 7 (a) において説明した導電性部材 33 表面を研磨する工程を省くことができる。

#### 【0070】

また、図 7 (c) においては、充填電極 33a, 33b 上に UBM 34a, 34b 及びバンプ 35a, 35b を形成する例を示したが、充填電極 33a, 33b 自体をバンプと

する方法もある。すなわち、開口 32a に充填電極 33a, 33b が充填された状態の支持膜 32 (図 7 (b) 参照) 表面を、 $O_2$ 等を用いてドライエッチングする。これにより、充填電極 33a, 33b の一部が支持膜 32 表面から突出するので、この突出した部分をバンプとして用いればよい。この場合、UBM 34a, 34b も形成する必要がない。或いは、導電性部材 33 として、導電性樹脂を用いてもよい。これによれば、印刷等により貫通孔への電極充填作業を短時間で完了させることが可能となる。

#### 【0071】

また、図 10 (a) においては、 $N^+$ 型高濃度不純物層と  $N^+$ 型高濃度不純物層よりも不純物濃度が低い  $N$ 型不純物層とが貼り合わされた貼り合わせウエハを半導体基板 20 として用いてもよい。この場合、半導体基板 20 の表面 S1 側に  $N$ 型不純物層が、裏面 S2 側に  $N^+$ 型高濃度不純物層が設けられる。

#### 【図面の簡単な説明】

#### 【0072】

【図 1】本発明による裏面入射型光検出素子の第 1 実施形態を示す断面図である。

【図 2】図 1 に示す裏面入射型ホトダイオード 1 の効果を説明するための図である。

【図 3】(a) 及び (b) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 4】(a) 及び (b) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 5】(a) ~ (c) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 6】(a) ~ (c) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 7】(a) ~ (c) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 8】(a) 及び (b) は、図 1 の裏面入射型ホトダイオード 1 を製造する方法を示す工程図である。

【図 9】本発明による裏面入射型光検出素子の第 2 実施形態を示す断面図である。

【図 10】(a) ~ (c) は、図 9 における  $N^+$ 型高濃度不純物半導体領域 28 を形成する方法の一例を説明するための図である。

【図 11】本発明による裏面入射型光検出素子の第 3 実施形態を示す平面図である。

【図 12】図 11 に示す裏面入射型ホトダイオードアレイ 3 の XII-XII 線に沿った断面図である。

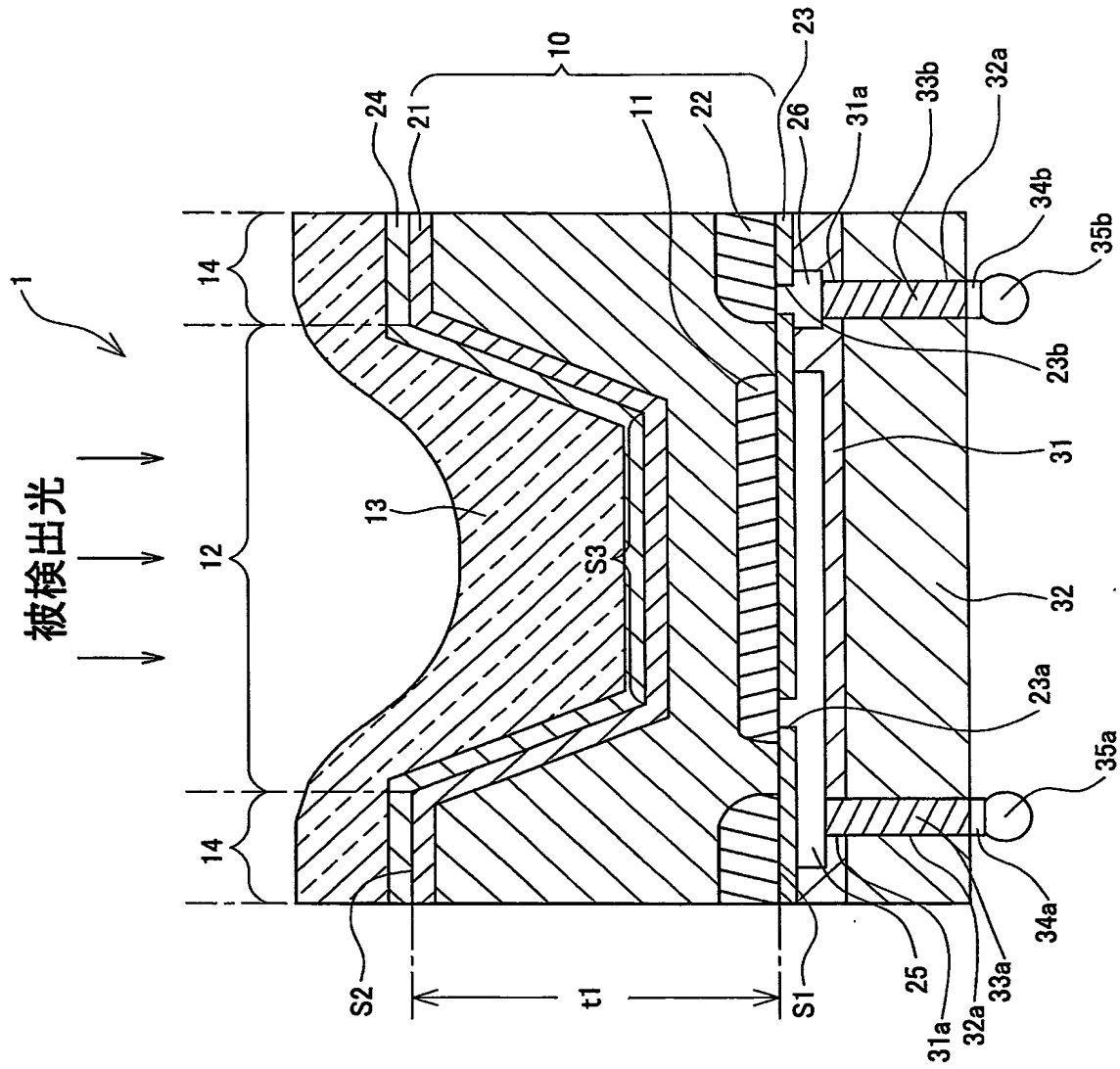
【図 13】従来の裏面入射型ホトダイオードを示す断面図である。

#### 【符号の説明】

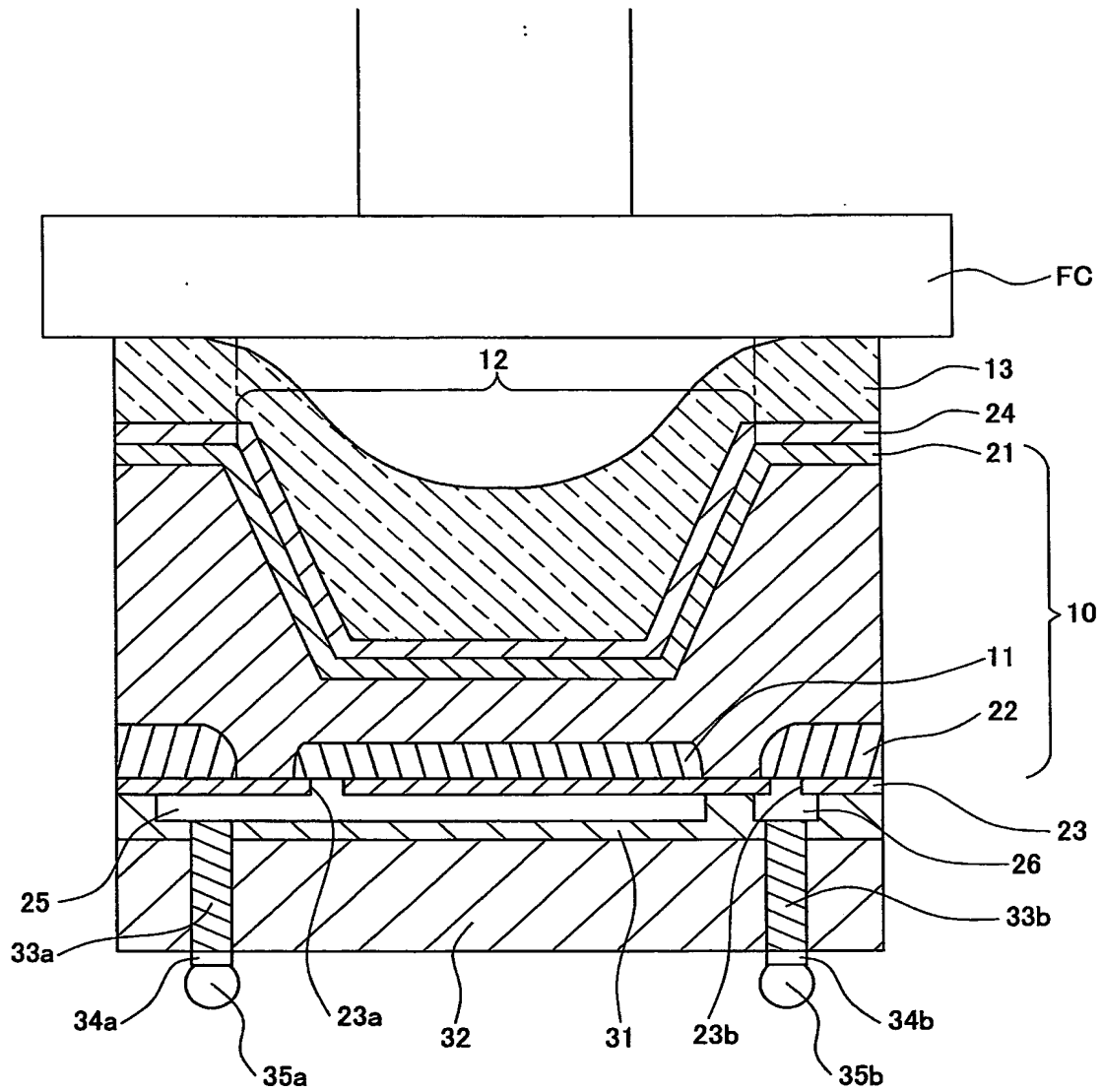
#### 【0073】

1, 2...裏面入射型ホトダイオード、3...裏面入射型ホトダイオードアレイ、10, 50... $N$ 型半導体基板、11, 51... $P^+$ 型不純物半導体領域、12, 52...凹部、13, 53...被覆層、14, 54...外縁部、20...半導体基板、21, 61... $N^+$ 型高濃度不純物層、22, 28, 62... $N^+$ 型高濃度不純物半導体領域、23, 24, 63, 64...絶縁膜、25, 65...アノード電極、26, 66...カソード電極、31, 71...パッシベーション膜、32, 72...支持膜、33a, 33b, 73a, 73b...充填電極、34a, 34b, 74a, 74b...UBM、35a, 35b, 75a, 75b...バンプ、S1...表面、S2...裏面、S3...凹部底面、S4...半導体基板 20 の側面。

【書類名】 図面  
【図 1】

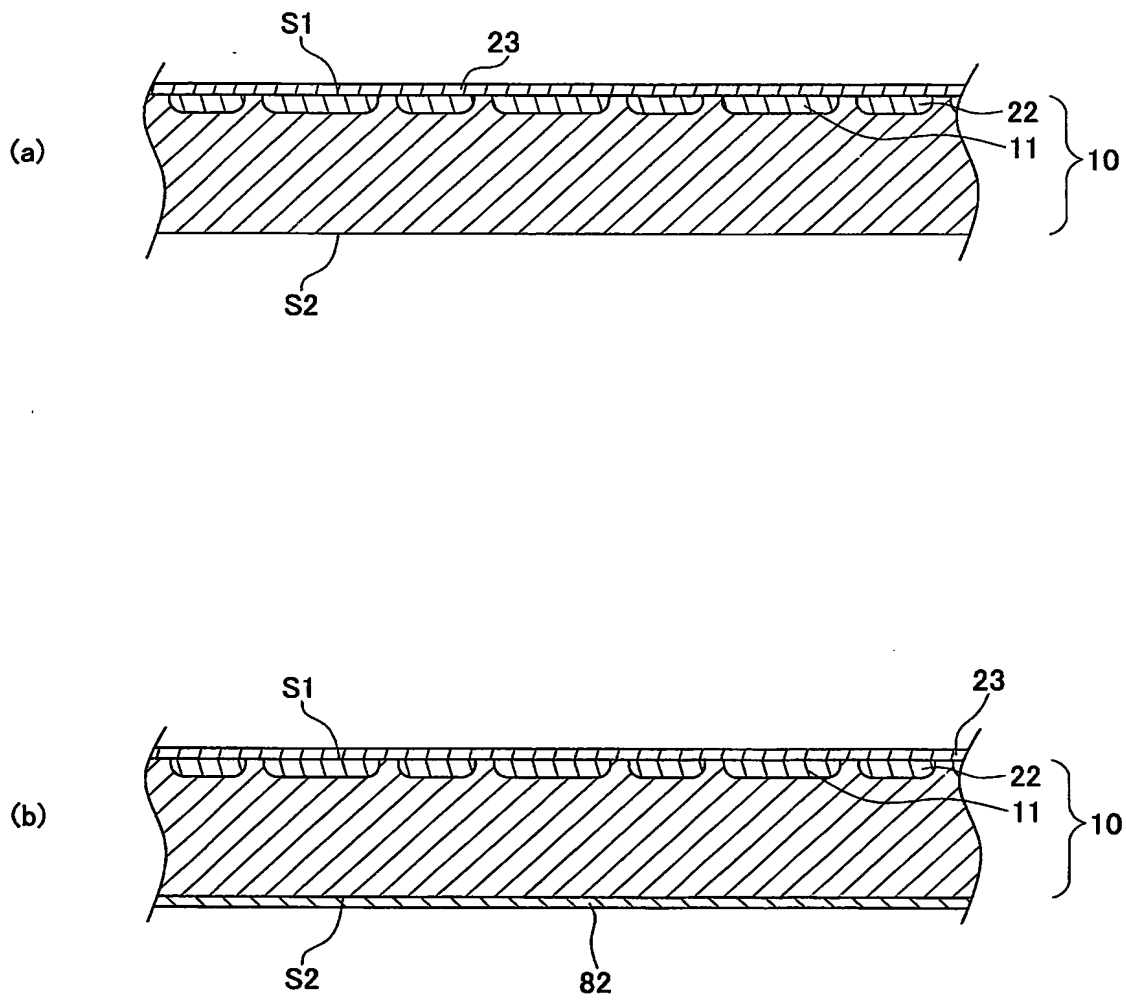


【図 2】

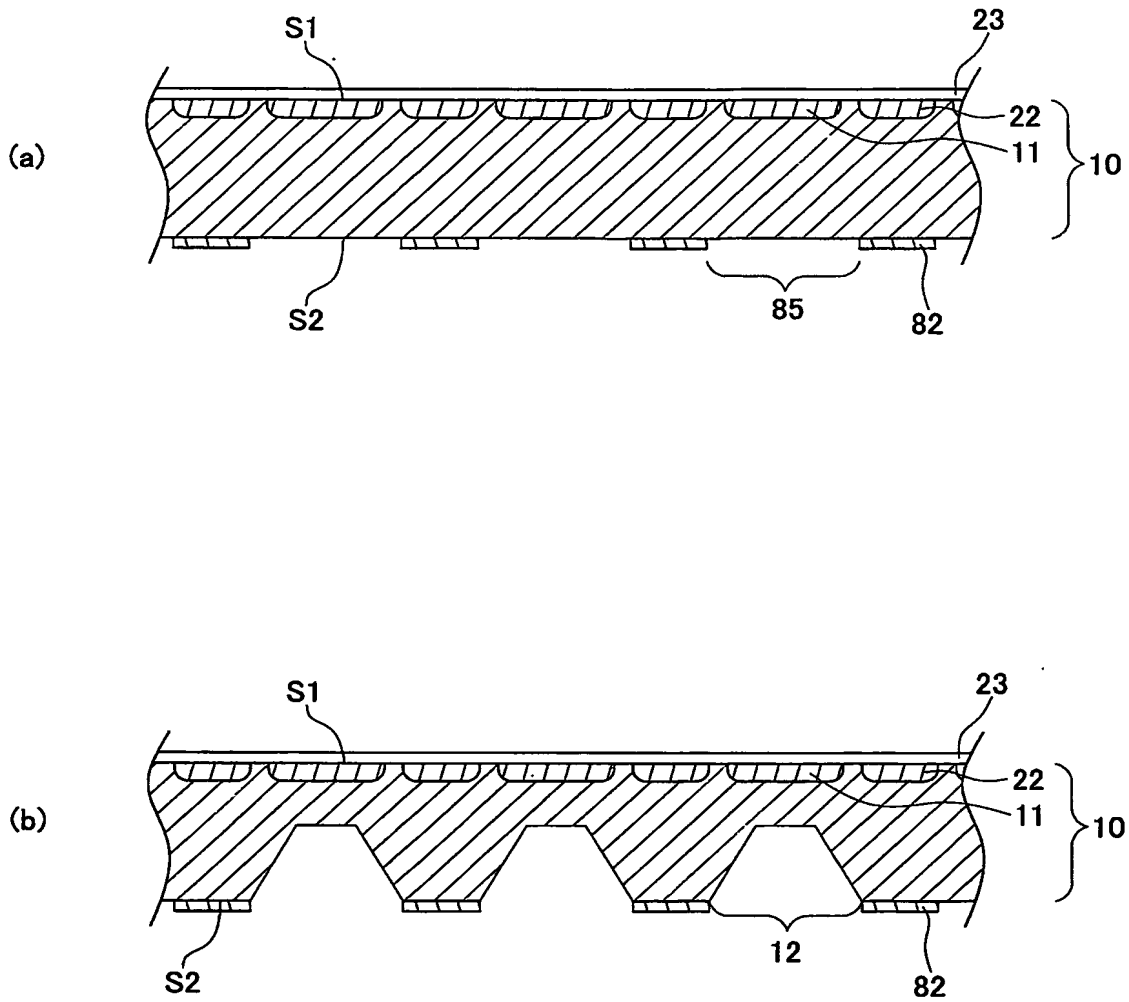




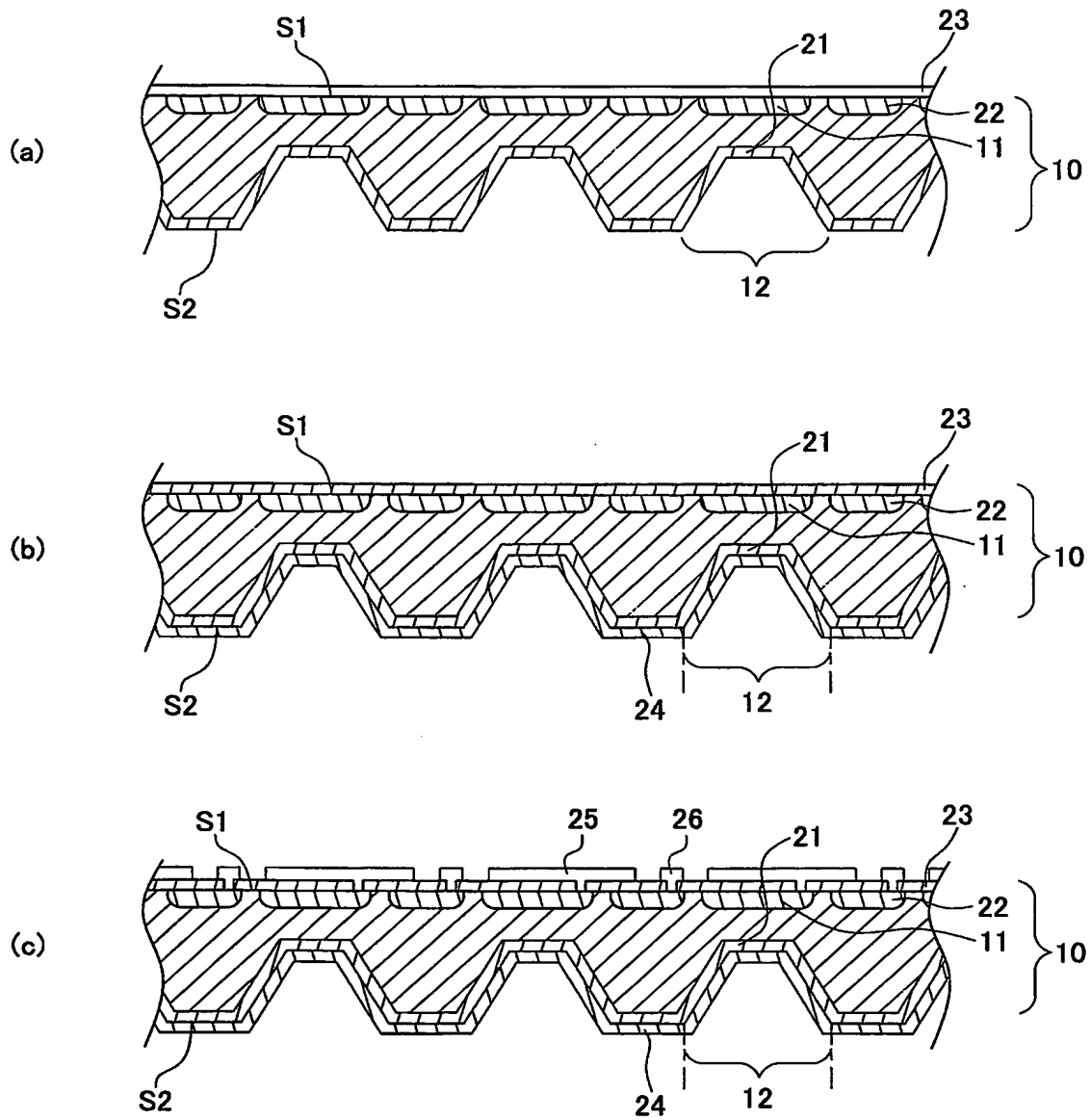
【図 3】



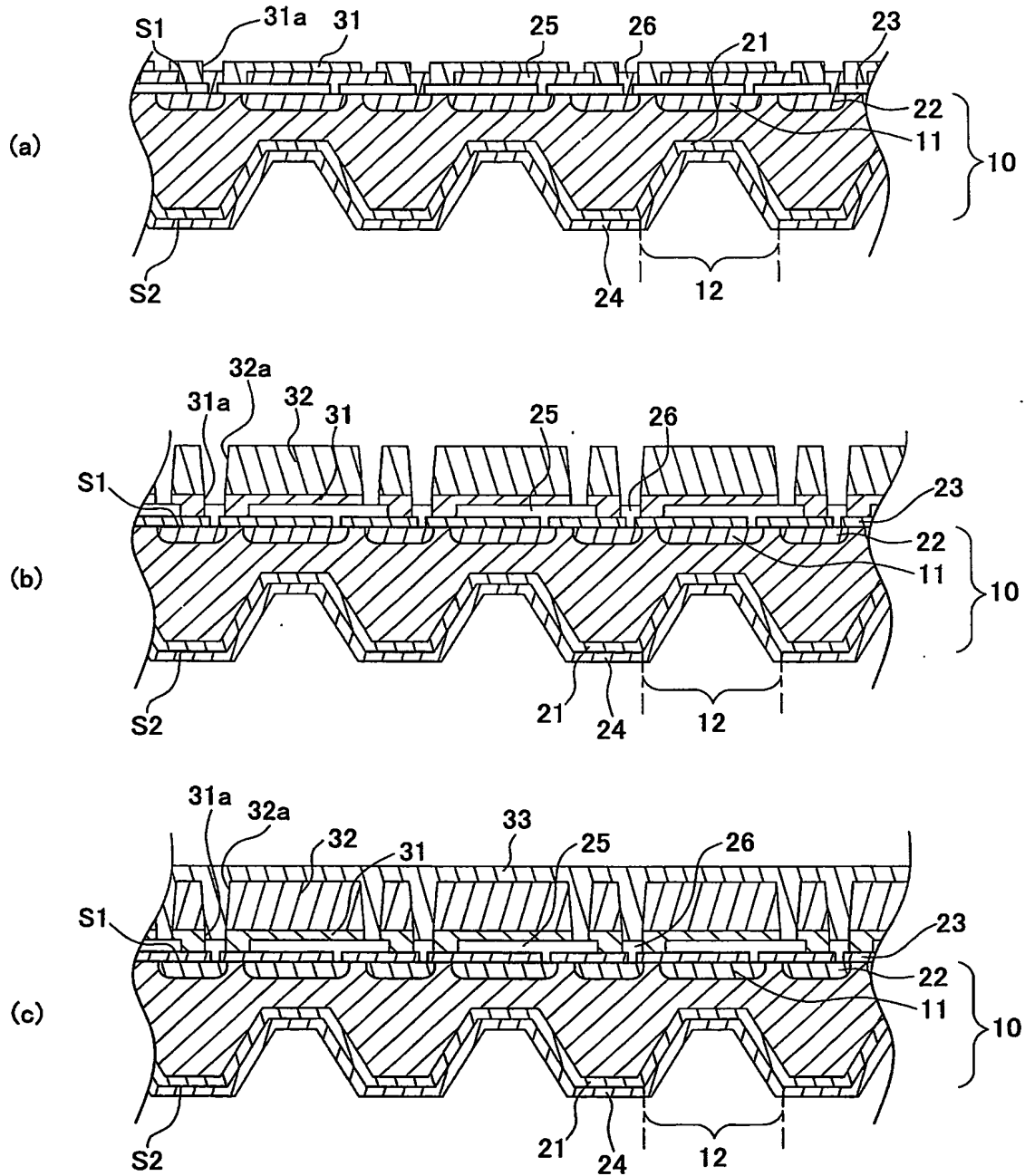
【図 4】



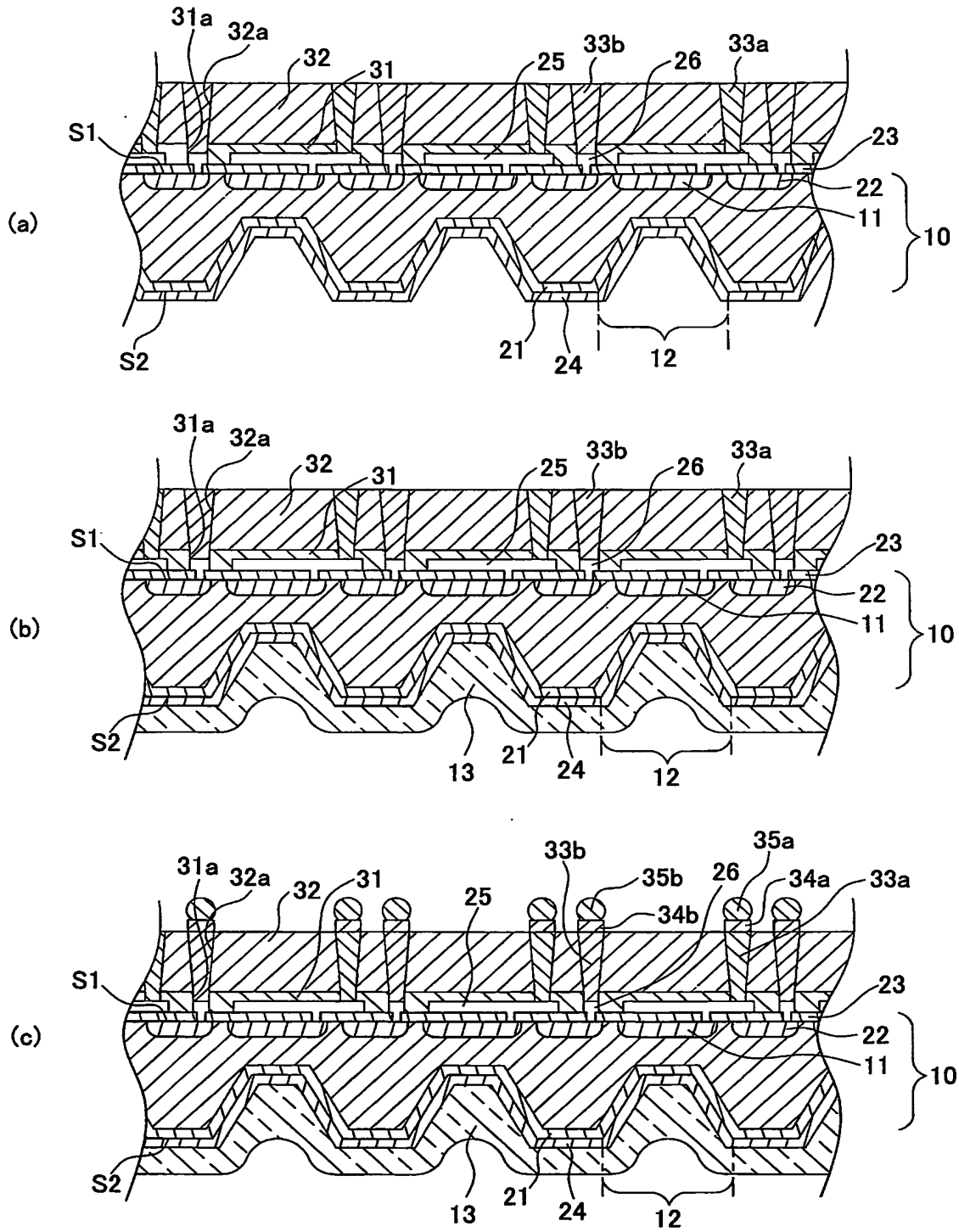
【図 5】



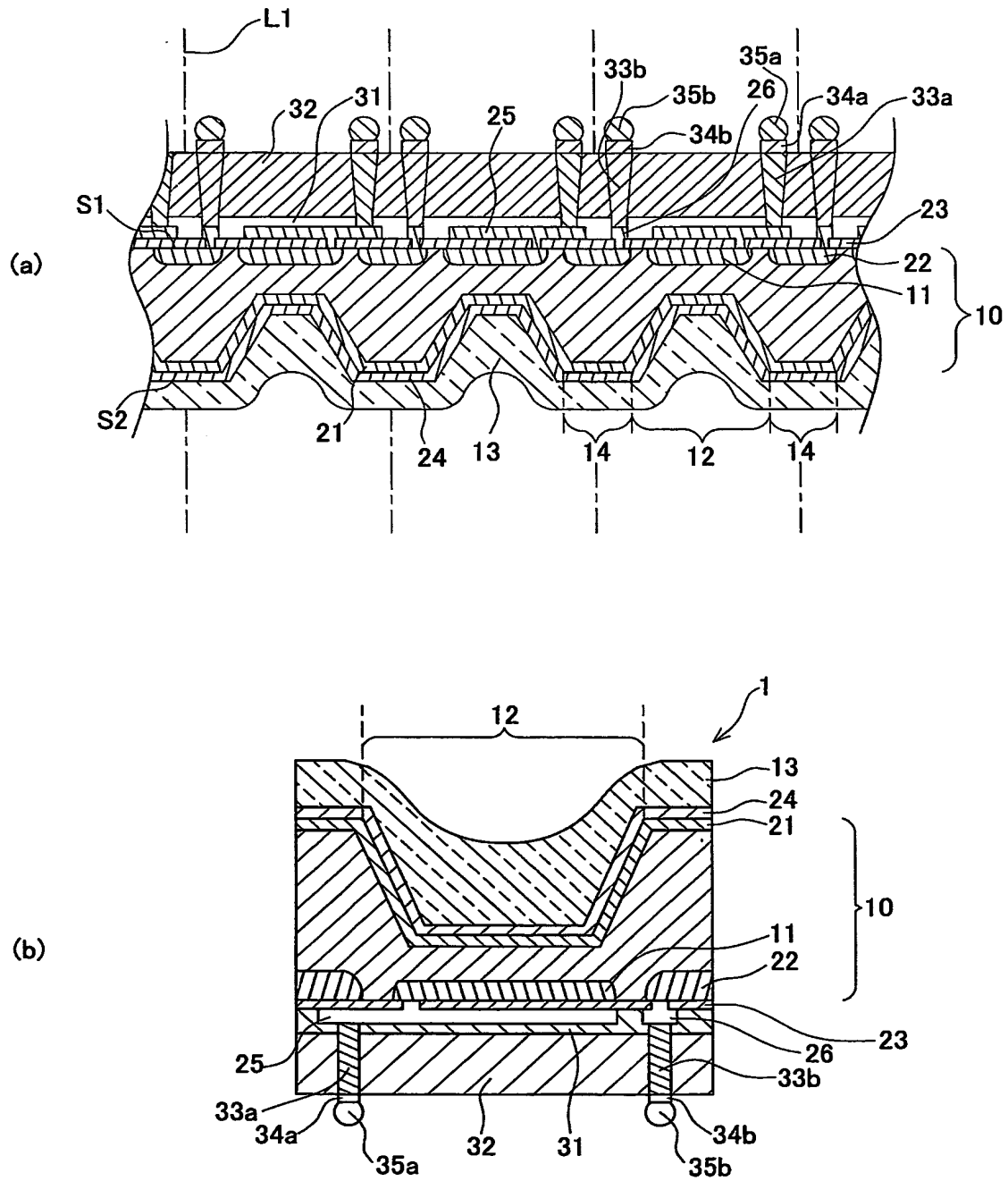
【図 6】



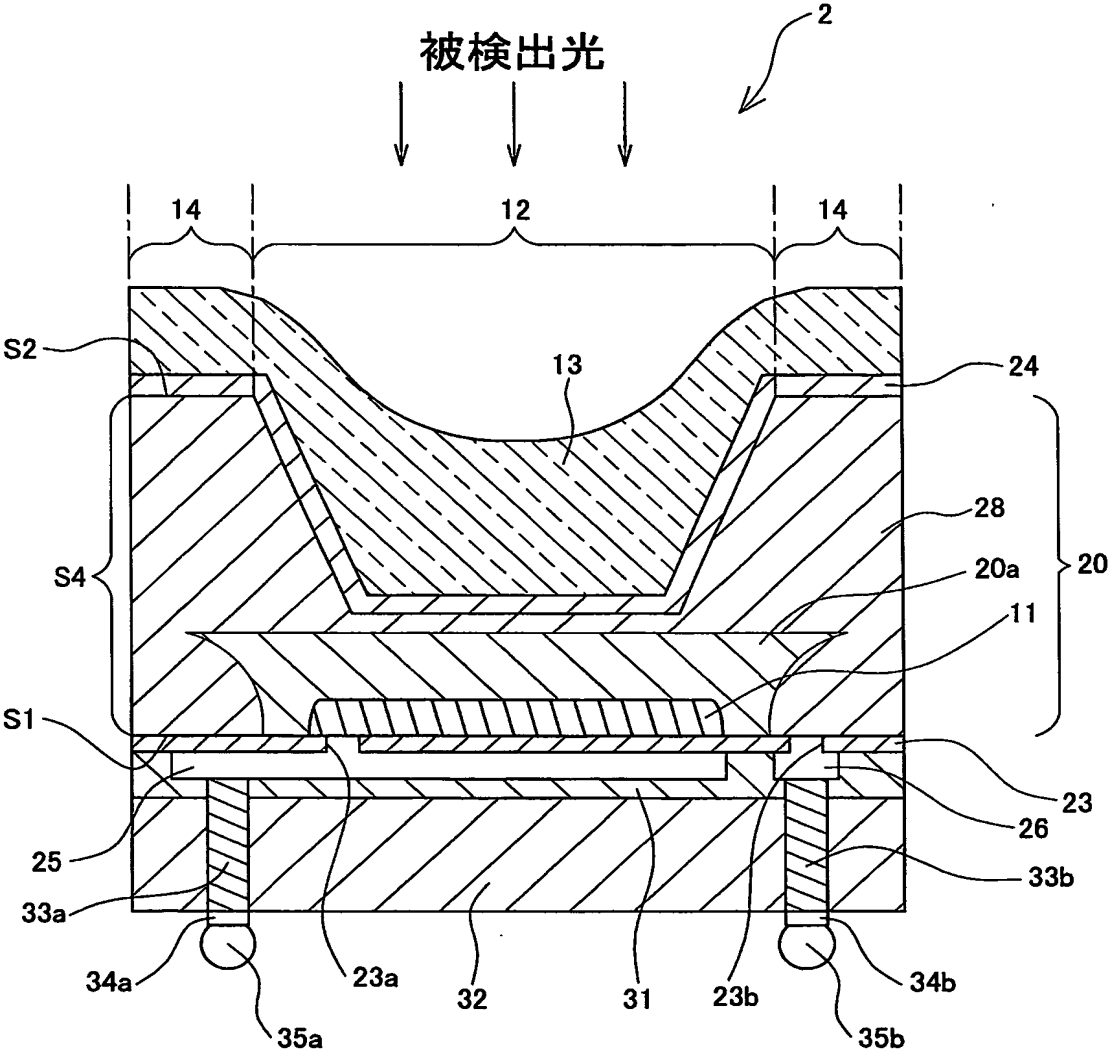
【図 7】



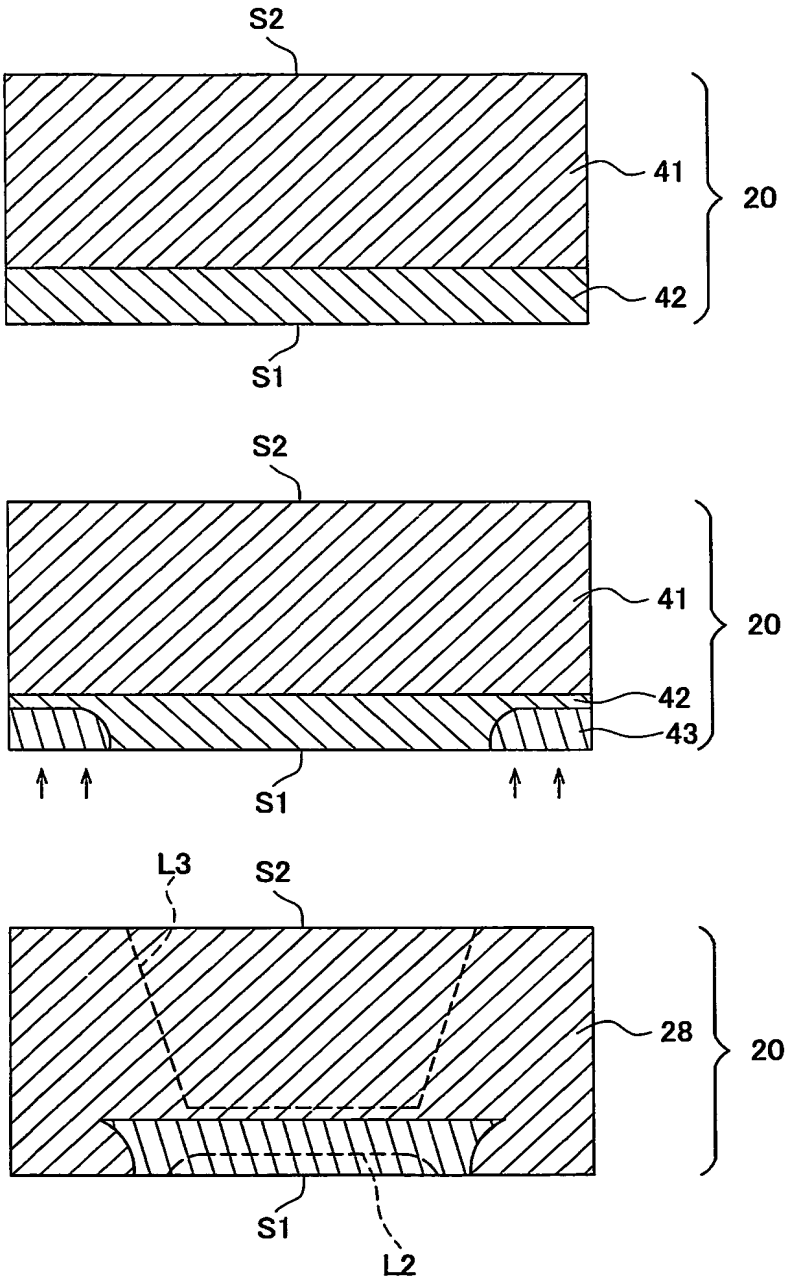
【図 8】



【図 9】

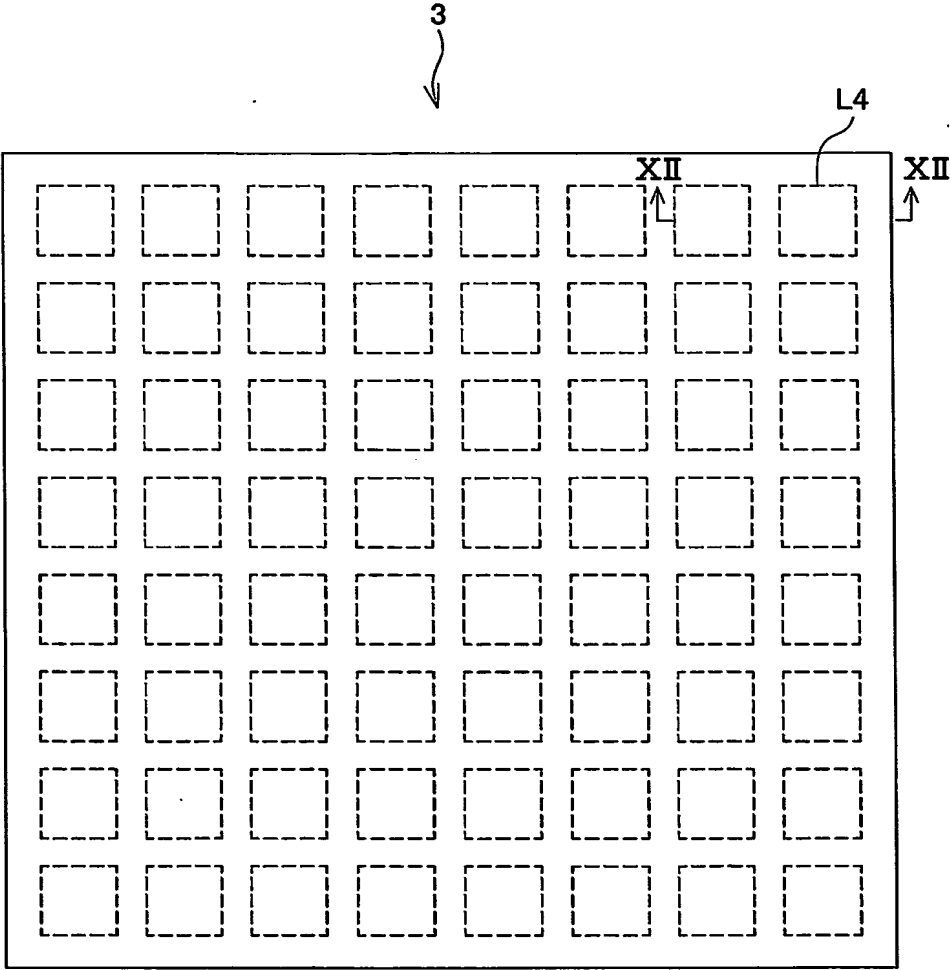


【図10】



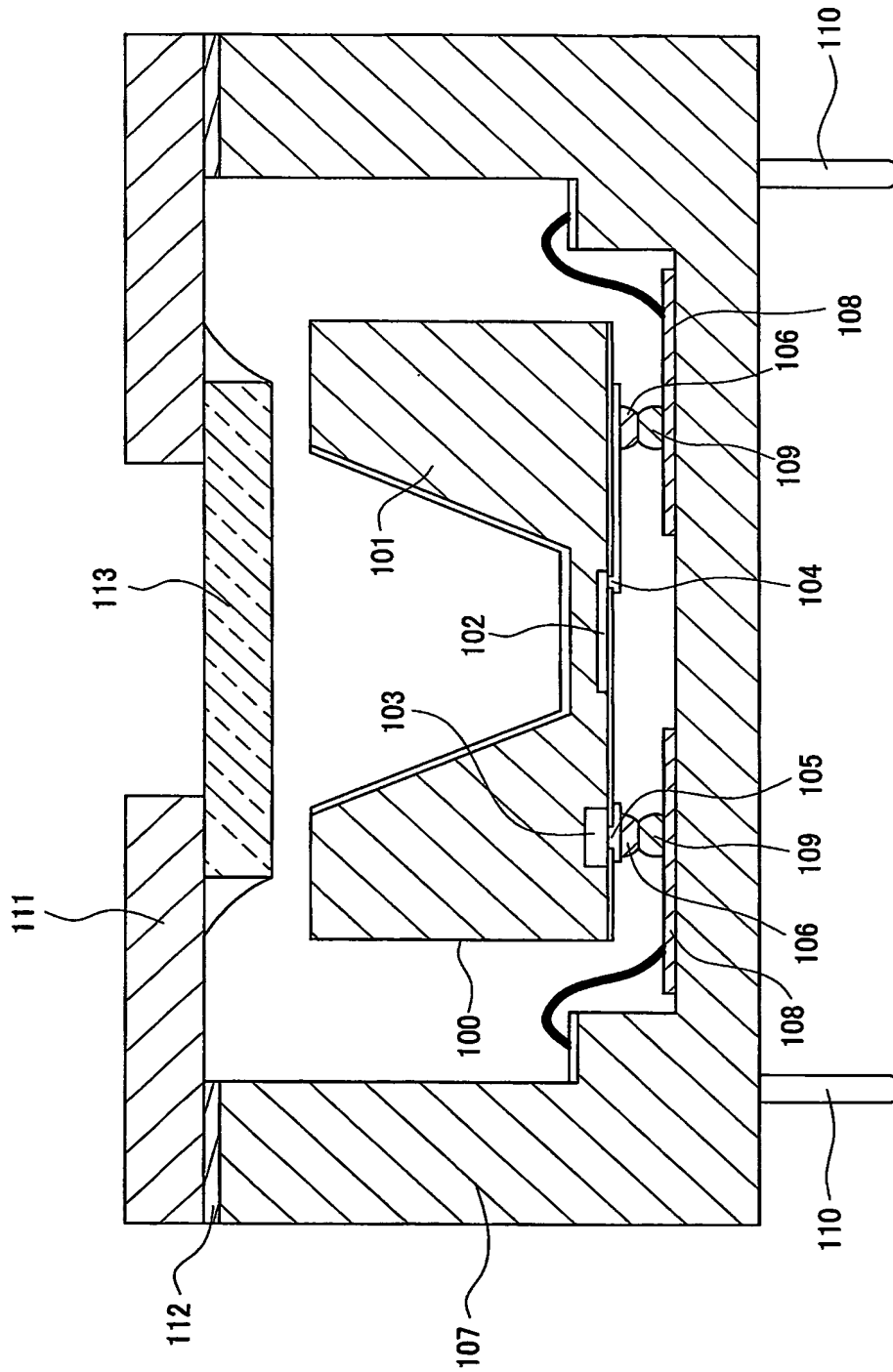


【図 11】





【図 13】



【書類名】 要約書

【要約】

【課題】 パッケージを十分に小さくでき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子を提供する。

【解決手段】 裏面入射型ホトダイオード 1 は、N 型半導体基板 10、P<sup>+</sup> 型不純物半導体領域 11、凹部 12、及び被覆層 13 を備えている。N 型半導体基板 10 の表面 S1 側における表層には、P<sup>+</sup> 型不純物半導体領域 11 が形成されている。N 型半導体基板 10 の裏面 S2 における P<sup>+</sup> 型不純物半導体領域 11 に対向する領域には、被検出光の入射部となる凹部 12 が形成されている。また、裏面 S2 上には、凹部 12 へと入射する被検出光を透過させる被覆層 13 が設けられている。ここで、被覆層 13 は、凹部 12 上に設けられている部分が、凹部 12 の外縁部 14 上に設けられている部分に対して窪んでいる。

【選択図】 図 1

特願 2 0 0 3 - 2 7 8 5 6 7

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 2 3 6 4 3 6 ]

1. 変更年月日 1 9 9 0 年 8 月 1 0 日

[変更理由] 新規登録

住 所 静岡県浜松市市野町 1 1 2 6 番地の 1

氏 名 浜松ホトニクス株式会社